ZAKŁAD PROJEKTOWANIA UKŁADÓW SCALONYCH I SYSTEMÓW

Kierownik: dr inż. Jerzy SZYNKA
e-mail: szynka@ite.waw.pl, tel. (0-prefiks-22) 548 78 50

Zespół: mgr inż. Radosław Baranowski, Rafał Brzeziński,
mgr inż. Piotr Danielak, mgr inż. Wojciech Dutkiewicz,
mgr inż. Mirosław Grodner, dr inż. Grzegorz Janczyk,
mgr inż. Adam Jarosz, prof. dr hab. inż. Andrzej Kobus,
mgr inż. Artur Kokoszka, prof. dr hab. inż. Jerzy Kołodziejski,
mgr inż. Ewa Kurjata-Pfitzner, prof. dr hab. inż. Wiesław Kuźmicz,
mgr inż. Jan Lesiński, mgr inż. Norbert Ługowski,
inż. Jolanta Malesińska, mgr inż. Dariusz Obrębski,
dr inż. Juliusz Szczęsny, mgr inż. Andrzej Szymański,
mgr inż. Jerzy Wąsowski, mgr Joanna Wójcik

1. Projekty badawcze realizowane w 2007 r.

W 2007 r. Zakład Projektowania Układów Scalonych i Systemów realizował następujące projekty badawcze:

- "Projektowanie zintegrowanych heterogenicznych systemów mikroelektronicznych" (projekt statutowy nr 1.09.051),
- "3 D Integrated Micro/Nano Modules for Easily Adapted Applications" e-CUBES ("3-wymiarowe scalone mikro- i nanomoduły łatwo adaptowalne do zastosowań") – 6. PR nr kontraktu 026461,
- "Opracowanie techniki cyfrowej autokalibracji charakterystyk częstotliwościowych w zastosowaniu do układu scalonego tranceivera do krótkozasięgowej komunikacji bezprzewodowej" (projekt badawczy nr 4 T11B 038 25),
- "Metody oceny odporności US na zaburzenia elektromagnetyczne" (projekt badawczy nr 3T11B03630).

2. Projektowanie zintegrowanych heterogenicznych systemów mikroelektronicznych

W 2007 r. w ramach zadania prowadzono następujące prace:

- opracowanie systemu charakteryzacji zjawisk i właściwości termicznych w układach heterogenicznych,
- opracowanie projektu nadajnika/odbiornika w standardzie Bluetooth,
- rozbudowa pakietu projektowego ITE (ITE – design kit) – kontynuacja,
- analiza wpływu wyładowań elektrostatycznych na własności układów scalonych.

2.1. System charakteryzacji układów heterogenicznych

Systemy heterogeniczne to urządzenia, układy, mechanizmy lub ich dowolne konfiguracje służące realizacji określonego zadania, grupy zadań lub funkcji. Przykładem systemu heterogenicznego może być wielofunkcyjny układ złożony ze współpracujących ze sobą, pełniących różne zadania modułów. Przykładowe funkcje realizowane w poszczególnych modułach to: zasilanie całego układu, zarządzanie energią, pozyskiwanie energii z otoczenia, sterowanie i kontrola, przetwarzanie danych, komunikacja z otoczeniem, pomiar różnych wielkości fizycznych środowiska i wiele innych. System heterogeniczny może być również wyposażony w elementy mikromechaniczne, jak czujniki przyśpieszenia, mikrosiłowniki, mikropompy, detektory substancji chemicznych, promieniowania. Opracowanie technologii konstrukcji tej klasy uniwersalnych, wielozadaniowych urządzeń jest przedmiotem europejskiego projektu badawczego e-CUBES.

Przy opracowaniu systemu symulacji termicznych układów heterogenicznych wykorzystuje się lub adaptuje już istniejące narzędzia, a częściowo tworzy się od nowa odpowiednie narzędzia i algorytmy służące do określenia rozkładu temperatur w układzie lub temperatur w określonych jego punktach w czasie i przestrzeni. Zagadnienie jest istotne z uwagi na fakt, że systemy heterogeniczne ze swej natury integrują w jeden układ kilka niezależnie projektowanych podsystemów (modułów), zazwyczaj pochodzących od różnych wytwórców. Konstrukcja układu tego typu musi stanowić kompromis między niezawodnością realizowanej funkcji, jak wewnętrzna wymiana danych (optymalizacja elementów połączeniowych pod kątem wartości parametrów pasożytniczych), sterowanie, komunikacja z otoczeniem, zaopatrzenie w energię, a zachowaniem wymaganego poziomu niezawodności połączeń mechanicznych, odpornością na zakłócenia i wzajemną kompatybilnością: termiczną, mechaniczną, elekromagnetyczną i funkcjonalną. Istotny jest również fakt, że szczegóły konstrukcyjne i wewnętrzne parametry poszczególnych modułów mogą być objęte klauzulą poufności. Opracowany system powinien więc uwzględniać ograniczoną liczbę danych dostępnych do przeprowadzenia symulacji. Niezbędne jest stworzenie prostej metody określania rozkładów temperatury we wnętrzu układu heterogenicznego bez konieczności ujawniania szczegółów implementacji.

Opracowano szkielet uniwersalnego systemu charakteryzacji zjawisk i właściwości termicznych w układach heterogenicznych. Jego funkcjonalność i zasadność zostały potwierdzone. Wykorzystane oprogramowanie Cadence jest jednym ze standardowych środowisk dostępnych w pracowniach projektowych układów scalonych. Daje to możliwość łatwego wdrożenia opisanego systemu do zastosowania przy projektowaniu układów heterogenicznych. Istotną zaletą systemu w zaproponowanym kształcie jest możliwość przeprowadzenia symulacji i wnioskowania na podstawie bardzo ograniczonych danych początkowych. Jest to

szczególnie istotne w przypadku, gdy topografia badanych układów jest objęta ograniczeniami wynikającymi z NDA.

System w obecnej formie wymaga jeszcze doskonalenia. Wiele do życzenia pozostawia sposób generacji sieci dyskretyzacyjnej, oparty na zawartych w środowisku Matlab standardowych algorytmach Delaunay. Istotnym ulepszeniem byłaby również zmiana sposobu opisu struktury z dwuwymiarowego do w pełni trójwymiarowego. Najbliższe perspektywy rozwoju to uzupełnienie procedury symulacji o zapisywanie i odpowiednią automatyczną interpretację danych symulacyjnych. Wymaga to osobnej implementacji algorytmów standardowo niedostępnych w ramach pakietu Matlab (pakiety standardowe + pakiet PDA). Ograniczony czas przeznaczony na realizację zadania uniemożliwił dokonanie takiej implementacji. Konieczne jest także zaimplementowanie osobnych skryptów napisanych w języku SKILL, służących do gromadzenia i wstępnej obróbki danych symulacyjnych. Dane te są produkowane przez program Spectre w tak dużych ilościach, że ich obróbka ręczna jest niecelowa.

2.2. Projekt struktury badawczej odbiornika RF

W ubiegłych latach zaprojektowano i wykonano w ramach prac statutowych i grantu kilka struktur badawczych, które zawierały bloki składowe odbiornika łączności bezprzewodowej na pasmo 2,4 GHz: wzmacniacz wejściowy, oscylator lokalny, rozbudowany mieszacz z tłumieniem sygnału lustrzanego oraz wstępny filtr p.cz. Projekty te były wykonane w technologii HBT BiCMOS 0,35 μm dostępnej poprzez serwis Europractice. Główną zaletą tej technologii jest możliwość wykorzystywania zarówno tranzystorów CMOS, jak i tranzystorów bipolarnych heterozłączowych krzemogermanowych o częstotliwości granicznej f_T rzędu kilkudziesięciu GHz. Istotną wadą jest słaba dostępność. Płytki MPW (Multi Project Wafer) dla tej technologii są wykonywane 4 razy w roku, z możliwością anulowania w razie zbyt małej liczby zgłoszonych projektów. Badania wykonanych dotychczas struktur, opisane w sprawozdaniach z prac statutowych z poprzednich lat oraz w sprawozdaniu z grantu (Nr 4 T11B 038 25), pozwoliły na zdobycie pewnych doświadczeń niezbędnych do konstruowania układów nadawczo-odbiorczych.

Celem realizacji obecnej struktury badawczej jest eksperymentalne zbadanie parametrów układów zaprojektowanych w czystej technologii CMOS i porównanie ich z wynikami symulacji, wykonywanych podczas projektowania, a nieuwzględniających wszystkich zjawisk i interakcji występujących w układzie scalonym. Pozwoli to w przyszłości na ocenę stopnia dopasowania modeli przyrządów do rzeczywistych wyników pomiarowych, co stanowi o know-how w dziedzinie projektowania układów wysokiej częstotliwości. Ponadto istotne jest zdobycie doświadczenia w zakresie niełatwych pomiarów RF.

Koncepcja układu badawczego przewiduje dokonanie oceny każdego z kluczowych bloków, a następnie całego toru przetwarzania sygnału. Projekt będzie wykonywany etapami w zależności od innych prac realizowanych w Zakładzie.

Po analizie możliwych rozwiązań przyjęto, że docelowo układ badawczy będzie zawierać :

- odbiornik RF o architekturze typu *Low-IF* z częstotliwością pośrednią równą 2 MHz, filtrem polifazowym, aktywnym filtrem p.cz. typu Gm-C, ogranicznikiem amplitudy i demodulatorem GFSK;
- nadajnik RF o architekturze typu *direct-conversion*;
- wspólne źródło sygnału heterodynowego zawierające oscylator, układ wytwarzania kwadratury oraz układ syntezy częstotliwości o architekturze typu *integer-N*, generujący siatkę częstotliwości o odstępie 1 MHz.

W 2007 r. wykonano projekt źródła sygnału heterodyny, który wymaga jeszcze symulacji post-layout newralgicznych układów, prace wstępne nad filtrem p.cz. typu Gm-C oraz pierwszą wersję projektu ogranicznika amplitudy w torze p.cz.

2.2.1. Źródło kwadraturowego sygnału heterodynowego

W poprzednio wykonywanych projektach wykorzystywano samobieżny (niesynchronizowany) oscylator LC, przestrajany napięciem w zakresie pokrywającym z nadmiarem robocze pasmo częstotliwości. Kwadraturę uzyskiwano bądź w systemie przesuwników fazowych RC, bądź poprzez specjalną dwustopniową konstrukcję oscylatora. Z powodu niskiej częstotliwości pośredniej oscylator pracował w zakresie częstotliwości sygnałów odbieranych. Prowadziło to do negatywnych zjawisk oddziaływania wzajemnego między sygnałem wejściowym i oscylatorem. W tym zakresie częstotliwości nie można wyeliminować niepożądanego przenikania sygnałów w strukturze scalonej. W związku z tym dla obecnego projektu przyjęto zmienioną koncepcję źródła sygnału heterodynowego polegającą na tym, że oscylator pracuje w paśmie 1,6 GHz, następnie częstotliwość sygnału jest dzielona przez 2 i oba sygnały są mieszane, co pozwala uzyskać sygnał w paśmie 2,4 GHz. Sygnał oscylatora jest więc odległy o 800 MHz od sygnału odbieranego oraz nadawanego, co pozwala znacznie zmniejszyć niepożądane oddziaływania między nimi. W tym rozwiązaniu kwadratura sygnałów heterodyny jest uzyskiwana w dzielniku częstotliwości. Siatkę częstotliwości o odstępie 1 MHz (w paśmie 2,4 GHz) uzyskuje się w układzie syntezy przez porównanie podzielonej częstotliwości oscylatora (1,6 GHz) z częstotliwością wzorcową wynoszącą 1 MHz $\cdot 1{,}6/2{,}4 = 667$ kHz.

2.2.2. Oscylator przestrajany napięciem

Oscylator VCO ma generować drgania w zakresie 2/3 częstotliwości wymaganej przez system RF. Wykorzystując doświadczenia z poprzednich prac zaprojektowano taki oscylator jako oscylator LC strojony napięciem. Częstotliwość może być

regulowana dwustopniowo: regulacja zgrubna kompensuje rozrzut parametrów przyrządów/układów, spowodowany rozrzutem parametrów procesu technologicznego. Regulacja dokładna służy do strojenia częstotliwości w pętli PLL. Zgrubna regulacja jest przeprowadzana cyfrowo za pomocą trzech pojemności stałych, polaryzowanych napięciem 0 lub 3 V, powodującym odłączanie/załączanie ich do węzłów wyjściowych oscylatora. Zostały one zrealizowane jako pojemności bramkowe tranzystorów NMOS. Waraktory do strojenia dokładnego to bramkowe pojemności tranzystora NMOS o źródle zwartym z drenem.

2.2.3. Układ wytwarzania kwadraturowego sygnału heterodynowego w paśmie 2,4 GHz

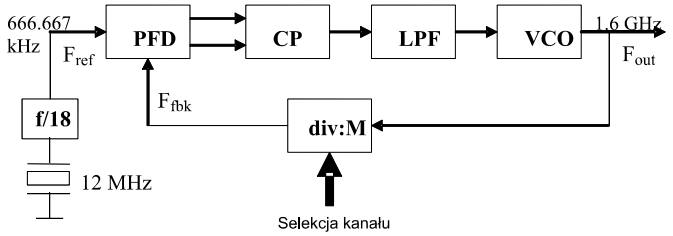
Układ składa się z dzielnika częstotliwości, dwóch mieszaczy oraz układów buforowych. Dzielnik, zrealizowany z dwóch układów przerzutnikowych pseudoróżnicowych, pracujących w pętli ujemnego sprzężenia zwrotnego, wytwarza dwa sygnały różnicowe o częstotliwości 800 MHz, przesunięte w fazie o 90°. Następujące za dzielnikiem mieszacze dokonują konwersji częstotliwości oscylatora z pasma 1,6 GHz do pasma 2,4 GHz, wytwarzając sygnały kwadraturowe dla mieszaczy sygnałowych w torach I i Q nadajnika i odbiornika.

2.2.4. Układ syntezy częstotliwości (syntezer)

Układ syntezy częstotliwości jest kluczowym blokiem transceivera RF. Pełni on funkcję heterodyny w systemie łączności bezprzewodowej z wykorzystaniem przeskoków częstotliwości nośnej (ang. *frequency hopping*). Układ generuje sygnał zegarowy o wysokiej stabilności dla wybranego kanału łączności. Sygnał ten jest wykorzystywany w części nadawczej (konwersja z pasma podstawowego do pasma ISM 2,4 GHz) oraz w odbiorczej (konwersja z pasma ISM do częstotliwości pośredniej IF).

Na rys. 1 pokazano schemat blokowy układu syntezera zrealizowanego w architekturze *integer-N*. Jest to układ pętli ze sprzężeniem fazowym (PLL) z programowanym dzielnikiem częstotliwości div:*M* w gałęzi sprzężenia zwrotnego. Współczynnik podziału *M* jest tutaj liczbą całkowitą. W stanie synchronizmu pętli obowiązuje zależność:

$$F_{out} = M \times F_{ref.}$$



Rys. 1. Schemat blokowy syntezera częstotliwości

Zmieniając wartość M można regulować częstotliwość sygnału wyjściowego pętli F_{out}.

W programowanym dzielniku częstotliwości div:M preskaler dokonuje podziału przez N lub N+1, w zależności od sygnału sterującego M. Sygnał ten generowany jest przez programowany dzielnik zwany *swallow counter*, którego współczynnik podziału jest określony przez słowo binarne S, związane z numerem kanału łączności. Współczynnik podziału dzielnika div:M wynosi więc $P{\cdot}N + S$, gdzie P jest stałym współczynnikiem. W odniesieniu do pętli PLL oznacza to, że

$$F_{out} = F_{ref}{\cdot}(P{\cdot}N + S).$$

2.2.5. Ogranicznik amplitudy sygnału p. cz.

Moc sygnału docierającego do odbiornika może mieć bardzo różny poziom, co jest związane z mocą sygnału nadawanego, odległością od nadajnika i tłumieniem sygnału przez otoczenie. Ponadto odbiornik bluetooth z założenia może się przemieszczać, jest więc narażony na ciągłe zmiany mocy odbieranego sygnału w trakcie transmisji. Zważywszy, że stosowana modulacja jest rodzajem modulacji częstotliwości, konieczne jest uzyskanie ustalonego poziomu amplitudy sygnału przed demodulacją. W tym celu stosowane są wzmacniacze z automatyczną regulacją wzmocnienia. Takie rozwiązanie ma jednak wiele wad. Układ jest skomplikowany i mogą wystąpić problemy z jego stabilnością. Innym rozwiązaniem jest zastosowanie limitera, czyli wzmacniacza ograniczającego. Układ taki ma za zadanie wzmacniać sygnał wejściowy do pewnej wartości napięcia nasycenia. Użycie ogranicznika pozwala na przetwarzanie sygnału wejściowego o dużej dynamice zmian wartości amplitudy przy mniejszym poborze mocy niż w przypadku wzmacniacza o regulowanym wzmocnieniu. Jest to bardzo istotne w przypadku przenośnych urządzeń zasilanych z baterii. Dodatkową zaletą limitera jest to, że może on być wykorzystany jako część wzmacniacza logarytmującego, pełniącego funkcję wskaźnika poziomu sygnału wejściowego (RSSI). Ponieważ moc sygnału docierającego do odbiornika daje informację o tłumieniu sygnału na drodze do drugiego urządzenia, sygnał z RSSI może być wykorzystany do sterowania mocą sygnału emitowanego przez nadajnik. Może być użyty do wyłączania niektórych bloków urządzenia, gdy na wejściu nie ma żadnego sygnału. Wykorzystując sygnał z RSSI do kontroli wzmocnienia LNA można zwiększyć zakres dynamiki odbiornika.

2.2.6. Podsumowanie

W 2007 r. rozpoczęto projektowanie układu badawczego zawierającego bloki transceivera na pasmo 2,4 GHz w technologii CMOS 0,35 μm. Wykonano część prac, które będą podstawą do wykonania następnych bloków funkcjonalnych.

Zaprojektowano układ wytwarzania sygnału heterodyny według nowej koncepcji, która powinna być lepsza z punktu widzenia wzajemnego oddziaływania

sygnałów w układzie scalonym. Polega ona na tym, że częstotliwość sygnału oscylatora (1,6 GHz) nie znajduje się w paśmie sygnałów odbieranych i nadawanych (2,4 GHz). Na podstawie szczegółowych analiz symulacyjnych pętli PLL można stwierdzić, że układ działa poprawnie w szerokim zakresie temperatur i możliwym rozrzucie parametrów technologicznych. Ponadto wykonano podstawowy projekt ogranicznika amplitudy sygnału p.cz., który zostanie rozbudowany o układ wskaźnika poziomu sygnału.

W 2008 r. prace będą kontynuowane i skoncentrowane na blokach składowych toru RF oraz pozostałych elementach toru pośredniej częstotliwości IF (filtr p.cz., demodulator GFSK). Przewiduje się wykonanie projektu układu badawczego jako całości, opracowanie planu pomiarów oraz zrealizowanie układu w krzemie, co pozwoli na przeprowadzenie planowanych badań.

2.3. Prace nad rozbudową pakietu projektowego ITE

Kontynuowano rozbudowę pakietu projektowego ITE (w skrócie IDK – ITE design kit). Pakiet ten został zaprezentowany na konferencji MIXDES'2007 i po raz pierwszy udostępniony potencjalnym użytkownikom. Lista zadań wykonanych różni się w dużej mierze od listy zadań planowanych, ponieważ zebrane doświadczenia umożliwiły szybszą realizację prac. Najważniejsze wykonane zadania to:

- aktualizacja modeli przyrządów po otrzymaniu danych z ostatniej charakteryzacji przeprowadzonej w Zakładzie Technologii Mikrosystemów i Nanostruktur Krzemowych;
- uruchomienie *corner analysis*;
- opracowanie dokumentacji pakietu projektowego;
- opracowanie katalogu komórek standardowych;
- uruchomienie strony internetowej serwisu MPW Instytutu, w tym opracowanie wszelkich potrzebnych dokumentów;
- prezentacja serwisu MPW na konferencji MIXDES'2007;
- opracowanie biblioteki obudów układów scalonych;
- uruchomienie pierwszej wersji procedur ekstrakcji przyrządów pasożytniczych w narzędziu Assura TCX.

W serwisie internetowym (na stronie głównej) umieszczony jest dokument zawierający ogólną charakterystykę serwisu MPW, procesu C3P1M2 oraz możliwości montażowych i pomiarowych Instytutu. Do pobrania jest polska i angielska wersja Umowy o Zachowaniu Poufności (NDA). Przesłana do Instytutu wypełniona umowa jest zatwierdzana. Zarejestrowany klient otrzymuje nazwę użytkownika i hasło. Klient uzyskuje dostęp do chronionej części serwisu zawierającej następujące dokumenty:

- charakterystyki procesy C3P1M2;
- reguły projektowania;

- instrukcję instalacji i podręcznik użytkownika pakietu projektowego;
- katalog komórek standardowych;
- możliwości pracowni montażu i pomiarów;
- cennik usług;
- formularz zamówienia.

Ponadto z poziomu chronionej części istnieje możliwość pobrania pakietu projektowego. Dostęp do części chronionej wykorzystuje bezpieczny protokół https.

W 2008 r. będzie wytworzona pierwsza partia układów zaprojektowanych przy pomocy pakietu projektowego IDK. Planowane jest wzbogacenie pakietu o możliwość automatycznej generacji topografii układu cyfrowego, zaprojektowanego w stylu komórek standardowych. Dodatkowo planowane jest uruchomienie syntezy.

2.4. Analiza wpływu wyładowań elektrostatycznych

W ramach prac statutowych w 2007 r. wykonano następujące prace:

- analiza obwodów zabezpieczających układy scalone przed wyładowaniami ESD (efektem jest m. in. realizacja pracy dyplomowej inżynierskiej na PW);
- eksperymentalne badania wytrzymałości obwodów zabezpieczających na wielokrotne wyładowania ESD (w tym pomiary parametrów elektrycznych układów, a zwłaszcza prądów upływności);
- analiza i modelowanie elementów układów na płytkach PCB powodujących nieciągłości impedancji.

3. Trójwymiarowe scalone mikro- i nanomoduły łatwo adaptowalne do zastosowań

W ramach realizacji tematów: „Opracowanie biblioteki modeli dla systemu heterogenicznego” i „Symulacja całościowa systemu heterogenicznego”, należących do zadania statutowego, został opracowany system służący do generowania opisanych na wysokim poziomie abstrakcji modeli symulacyjnych i przeprowadzania termicznych symulacji scalonych układów heterogenicznych. Niezależnie od funkcji realizowanej przez modelowany układ heterogeniczny, po określeniu podstawowych parametrów jego struktury możliwe jest określenie rozkładu temperatury we wnętrzu układu. Opracowany system znalazł praktyczne zastosowanie w ramach prac prowadzonych w projekcie e-CUBES. Służy on do symulacji rozkładów temperatury w układach heterogenicznych i ich fragmentach przy zadanych warunkach brzegowych (temperatura otoczenia, rozkład źródeł ciepła we wnętrzu układu, struktura materiałowa układu). Możliwość praktycznej weryfikacji zaimplementowanych algorytmów wraz z potrzebą ich ciągłej modyfikacji, roz-

budowy i doskonalenia sprawia, że badania prowadzone w ramach pracy statutowej i prace prowadzone w ramach projektu europejskiego e-CUBES wzajemnie się uzupełniają.

4. Opracowanie techniki cyfrowej autokalibracji

W ramach pracy opracowano metodę autokalibracji stałych czasowych przesuwników fazowych znajdujących się w torach I, Q mieszacza, której celem jest poprawa tłumienia sygnału lustrzanego w torze odbiornika łączności bezprzewodowej w paśmie 2,4 GHz. Przeprowadzono analizę teoretyczną oraz omówiono ograniczenia jej implementacji układowej.

Zaletą przedstawionego rozwiązania jest to, że proces autokalibracji polega na skompensowaniu nie tylko niezgodnych z projektem wartości elementów układu, jakie uzyskuje się w toku jego produkcji, lecz kompensuje jednocześnie nierówność sygnałów wejściowych, tak co do amplitudy, jak i przesunięcia fazowego, które mogą być spowodowane przez wytwarzające je układy.

Opracowana metoda autokalibracji została zweryfikowana doświadczalnie. Zaprojektowano i wykonano układ scalony, a następnie przeprowadzono badania elektryczne. Z powodu niestabilności częstotliwości oscylatora lokalnego pomiary wykonano bez wykorzystania sygnałów wytwarzanych przez mieszacz, wprowadzając sygnał kalibrowany przez dodatkowe wyprowadzenia, które przewidziano na etapie projektu układu.

Badania prototypowego układu potwierdziły poprawność opracowanej metody oraz prawidłowość jej implementacji układowej do autokalibracji mieszacza na 2,4 GHz. Zastosowanie opracowanej metody pozwoliło na poprawę tłumienia sygnału lustrzanego o ponad 20 dB. Sformułowano również wnioski, które powinny poprawić parametry układu kalibracji.

5. Metody oceny odporności układów scalonych na zaburzenia elektromagnetyczne

W 2007 r. wykonano w tej dziedzinie następujące prace:

- zaprojektowanie i wykonanie płytek testowych z mikroprocesorami MCF 5271 firmy Freescale (Motorola) do badań odporności na zaburzenia elektromagnetyczne (EM) promieniowane i przewodzone; opracowanie złącza optycznego dla sygnałów wyjściowych;
- badania odporności mikroprocesorów w komorze z poprzecznym polem EM – GTEM w zakresie do 3 GHz i w komorze rewerberacyjnej;
- badania odporności mikroprocesorów H8/3048 i H8S/2148 firmy Hitachi na zaburzenia impulsowe synchronizowane z taktowaniem układów;

- badanie odporności układów scalonych na wyładowania ESD przy wykorzystaniu metody ładowania/rozładowania linii transmisyjnej (kabla koncentrycznego) TLP i diagnostyka uszkodzeń.

Uczestniczono także w pracach Grupy Roboczej WG9 Podkomitetu 47A IEC nad przygotowaniem norm obejmujących metody badań odporności układów scalonych na zaburzenia EM ciągłe i impulsowe.

Publikacje'2007

[P1] JANCZYK G., BIENIEK T., JANUS P., KOCIUBIŃSKI A., GRABIEC P., SZYNKA J., REITZ S., SCHNEIDER P., KAULFRESCH E., WEBER J.: Integrated Thermo-Electro-Mechanical Modeling of 3D E-CUBES Structures. Proc. of the 14th Int. Conf. Mixed Design of Integrated Circuits and Systems MIXDES 2007. Ciechocinek, 21–23.06.2007, IEEE, Łódź, 2007 s. 297–300.

[P2] JAROSZ A., PFITZNER A.: Verification of the Model of Interconnection Capacitances Depedence on Further Neighbourhood in the Bus-Microscopic and Electrical Measurements. Proc. of 9th Int. Verional Conf.: The Experience of Designing and Application of CAD Systems in Microelectronics CADSM'2007. Polyana, Ukraina, 20–24.02.2007.

[P3] JAROSZ A., PFITZNER A.: Accuracy of Analytical Evaluation of Interconnection Capacitances in Crossing Buses. Proc. of the 14th Int. Conf. Mixed Design of Integrated Circuits and Systems MIXDES 2007. Ciechocinek, 21–23.06.2007, IEEE, Łódź, 2007 s. 69–73.

[P4] KOŁODZIEJSKI J. F., DANILUK T., SZERMER M., SZCZĘSNY J.: Badania odporności układów scalonych na zaburzenia elektromagnetyczne impulsowe. *Prz. Elektrotechn.* 2007 vol. 83 nr 9 s. 18–20.

[P5] KURJATA-PFITZNER E., SZYMAŃSKI A., LESIŃSKI J.: Some Practical Aspects of Integrated 2.4 GHz Quadrature VCO Design. Proc. of the 14th Int. Conf. Mixed Design of Integrated Circuits and Systems MIXDES 2007. Ciechocinek, 21–23.06.2007, IEEE, Łódź, 2007 s. 339–343.

[P6] MALINOWSKI A., GRABIEC P., GRODNER M., KUCHARSKI K., TOMASZEWSKI D., JAKUBOWSKI A.: Analysis of the Technological Processes Dispersion Based on Electrical Measurements of Test Structures. Mat. konf. IX Konf. Nauk. „Technologia Elektronowa" ELTE 2007, Kraków, 4–7.09.2007.

[P7] OBRĘBSKI D., KUCHARSKI K., GRODNER M., KOKOSZKA A., MALINOWSKI A., LESIŃSKI J., TOMASZEWSKI D., MALESIŃSKA J.: Development of MPW Service for Academies Based on ITE Proprietary CMOS Process. Proc. of the 14th Int. Conf. Mixed Design of Integrated Circuits and Systems MIXDES 2007. Ciechocinek, 21–23.06.2007, IEEE, Łódź, 2007 s. 69–73.

[P8] SZCZĘSNY J., KOŁODZIEJSKI J. F.: Wpływ nieciągłości impedancji linii paskowych na integralność sygnałową i EMC. *Prz. Elektrotechn.* 2007 vol. 83 nr 9 s. 34–36.

[P9] SZCZĘSNY J., KOŁODZIEJSKI J. F.: EM Emission of ICs Implemented in FPGA – Influence of Floor Plan and Electric Function. *Electron Technol. - Internet J.* 2007 vol. 39 nr 4 s. 1–7. www.ite.waw.pl/etij.

Konferencje'2007

[K1] BIENIEK T., GRABIEC P., JANCZYK G., SZYNKA J.: Design of Heterogeneous Systems Using Network Analogies. Electrothermomechanical Modeling for ASIC/MEMS Co-Simulation. Konf. INTEL 12th EMEA Academic Forum. Budapeszt, Węgry, 12–14.06.2007 (plakat).

[K2] BIENIEK T., GRABIEC P., JANCZYK G., SZYNKA J.: Design of Integrated IC+MEMS Systems-Modeling and Simulation Topics. TU Alumni-Expertenseminar. Drezno, Niemcy, 5–10.11.2007 (ref. zapr.).

[K3] JAROSZ A., PFITZNER A.: Verification of the Model of Interconnection Capacitances Depedence on Further Neighbourhood in the Bus-Microscopic and Electrical Measurements. 9th Int. Verional Conf.: The Experience of Designing and Application of CAD Systems in Microelectronics CADSM'2007. Polyana, Ukraina, 20–24.02.2007 (ref.).

[K4] JAROSZ A., PFITZNER A.: Accuracy of Analytical Evaluation of Interconnection Capacitances in Crossing Buses. 14th Int. Conf. Mixed Design of Integrated Circuits and Systems MIXDES 2007. Ciechocinek, 21–23.06.2007 (plakat).

[K5] KOŁODZIEJSKI J. F., DANILUK T., SZERMER M., SZCZĘSNY J.: Badania odporności układów scalonych na zaburzenia elektromagnetyczne impulsowe. V Kraj. Symp. Kompatybilność Elektromagnetyczna w Elektrotechnice i Elektronice. Łódź, 4–5.10.2007 (ref.).

[K6] KURJATA-PFITZNER E., SZYMAŃSKI A., LESIŃSKI J.: Some Practical Aspects of Integrated 2.4 GHz Quadrature VCO Design. 14th Int. Conf. Mixed Design of Integrated Circuits and Systems MIXDES 2007. Ciechocinek, 21–23.06.2007 (plakat).

[K7] MALINOWSKI A., GRABIEC P., GRODNER M., KUCHARSKI K., TOMASZEWSKI D., JAKUBOWSKI A.: Analysis of the Technological Processes Dispersion Based on Electrical Measurements of Test Structures IX Konf. Nauk. "Technologia Elektronowa" ELTE 2007. Kraków, 4–7.09.2007 (plakat).

[K8] PIĄTEK Z., KOŁODZIEJSKI J. F., PLESKACZ W. A.: ESD Failures of Integrated Circuits and Their Diagnostics Using Transmissions Line Pulsing. 10th IEEE Workshop on Design and Diagnostics of Electronic Circuits and Systems. Kraków, 11–13.04.2007 (ref.).

[K9] OBRĘBSKI D., KUCHARSKI K., GRODNER M., KOKOSZKA A., MALINOWSKI A., LESIŃSKI J., TOMASZEWSKI D., MALESIŃSKA J.: Development of MPW Service for Academies Based on ITE Proprietary CMOS Process. 14th Int. Conf. Mixed Design of Integrated Circuits and Systems. Ciechocinek, 21–23.06.2007 (ref.).

[K10] SZCZĘSNY J., KOŁODZIEJSKI J. F.: Wpływ nieciągłości impedancji linii paskowych na integralność sygnałową i EMC. V Kraj. Symp. Kompatybilność Elektromagnetyczna w Elektrotechnice i Elektronice. Łódź, 4–5.10.2007 (ref.).

Patenty i zgłoszenia patentowe'2007

[PA1] KOŁODZIEJSKI J. F., MAGDZIAK R.: Zasilacz z separowaną galwanicznie przetwornicą półmostkową. Patent RP nr 196206.

[PA2] SZCZĘSNY J., JABŁOŃSKI W.: Monolityczny układ scalony. Patent RP nr 194768.